

## INTRODUCTION

Au cours des dernières années, l'intégration à très grande échelle (VLSI) des circuits intégrés a continué à progresser selon la loi de Moore<sup>1</sup>. Cependant, ces nouvelles technologies ne sont pas exemptes de problèmes. En effet, la réduction d'échelle et l'augmentation des fréquences utilisées provoquent des problèmes de synchronisation à l'intérieur même des circuits intégrés.

Un circuit intégré de grande surface est généralement composé de plusieurs modules possédant des fonctions distinctes. Ces modules faisant partie d'un système commun doivent nécessairement communiquer pour s'échanger de l'information. La communication est donc un élément clé pour le bon fonctionnement d'un système. Par conséquent, le mode de communication doit être choisi judicieusement lors de la conception d'un circuit à grande surface.

On rencontre principalement deux modes de communication. Il s'agit des modes synchrone et asynchrone dont chacun possède des forces et des faiblesses. Il existe cependant un autre type de communication qui permet de combiner les avantages des types synchrone et asynchrone. Il s'agit du mode globalement asynchrone et localement synchrone (GALS) dont le présent rapport présente les caractéristiques.

Ce projet a comme objectif la conception d'un protocole de communication pour un système utilisant la méthodologie GALS. Dans un premier temps, les différents types de communication sont présentés. Ensuite, une revue de la documentation permet d'exposer les protocoles de communication les plus fréquemment utilisés dans les systèmes GALS. Quelques-uns de ces protocoles seront par la suite synthétisés en VHDL dans le but d'être implantés dans un FPGA. Finalement, les différents protocoles sont analysés pour faire ressortir les avantages et inconvénients de chacun.

Éléments requis  
dans l'introduction

- Problématique
  - Contexte général
  
  
  
  
  
  
  
  
  
  
  - Description
  
  
  
  
  
  
  
  
  
  
  - Objectif
  - Annonce des étapes du développement

---

<sup>1</sup> Tendence selon laquelle le nombre de transistors par centimètre carré double à chaque année (Gordon Moore – 1965). De nos jours, le taux d'intégration double à tous les 18 mois environ.

Source de l'exemple d'introduction

Beaulieu, Steve. 2006. Projet synthèse en génie électrique. *Protocole de communication pour un système globalement asynchrone et localement synchrone*.